

NSI66x2x 应用说明

AN-15-0001

作者：Liang Yu



NSI66x2x应用说明

说明

NSI66x2x系列是高可靠性、双通道、隔离栅极驱动器，用于驱动功率MOSFET 和IGBT。NSI6602x死区保护功能可以通过DT引脚配置，适用于半桥应用或双通道独立使用。NSI6622x没有死区保护功能，DT引脚处于NC状态，默认状态下之初输出同时为高电平。NSI66x2x系列输入侧支持3.3V和5V两种电平模式，输出侧欠压保护支持6V、8V、13V三种电平。输出峰值电流4A/-6A，传输延时为25ns，具有供电范围宽、传输延时小、CMTI能力强等特点。

相关产品

Part No.	UVLO	Automotive	Package
NSI6602A/B/C-DLAR	6/8/13V	NO	LGA13
NSI6602A/B/C-DSWR	6/8/13V	NO	SOW16
NSI6602A/B/C-DSWKR	6/8/13V	NO	SOW14
NSI6602A/B/C-DSPNR	6/8/13V	NO	SOP16
NSI6602A/B/C-Q1SWR	6/8/13V	YES	SOW16
NSI6602A/B/C- Q1SWKR	6/8/13V	YES	SOW14
NSI6602A/B/C- Q1SPNR	6/8/13V	YES	SOP16
NSI6622A/B/C-DLAR	6/8/13V	NO	LGA13
NSI6622A/B/C-DSWR	6/8/13V	NO	SOW16
NSI6622A/B/C-DSWKR	6/8/13V	NO	SOW14
NSI6622A/B/C-DSPNR	6/8/13V	NO	SOP16
NSI6622A/B/C-Q1SWR	6/8/13V	YES	SOW16
NSI6622A/B/C- Q1SWKR	6/8/13V	YES	SOW14
NSI6622A/B/C- Q1SPNR	6/8/13V	YES	SOP16

特性

- ✓ 双通道隔离驱动
- ✓ 输入侧电源电压：2.7V-5.5V
- ✓ CMTI：典型值150kV/us
- ✓ 传输延时25ns
- ✓ 输出侧UVLO：6V/8V/13V
- ✓ 输出峰值电流4A/-6A
- ✓ 可配置的死区时间
- ✓ 最小输入脉宽20ns

应用

- 隔离DC/DC 和AC/DC 电源
- DC/AC 光伏逆变器
- 汽车电机驱动器和充电器
- 不间断电源和储能

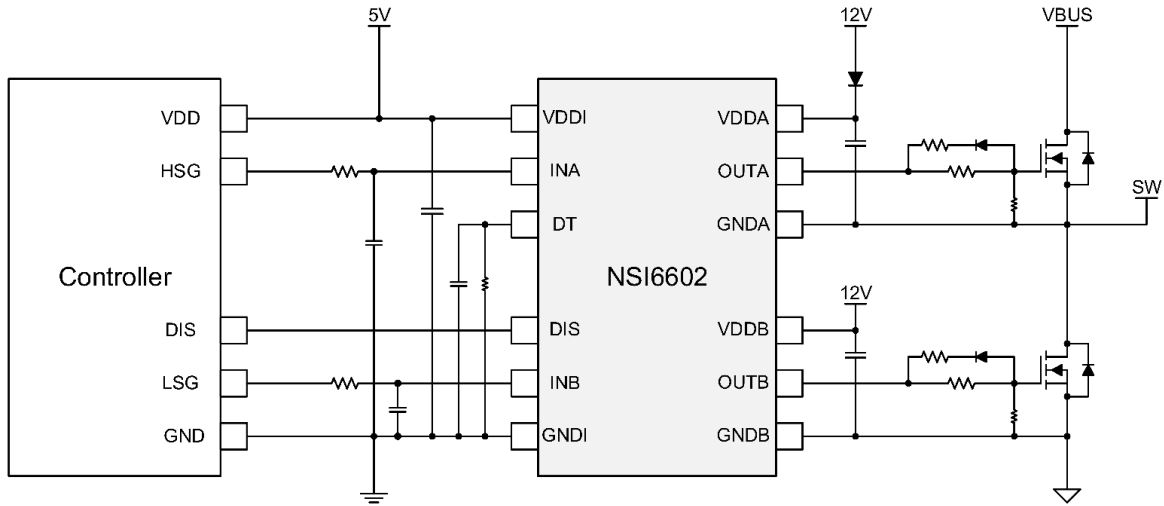
NSI66x2x应用说明

目录

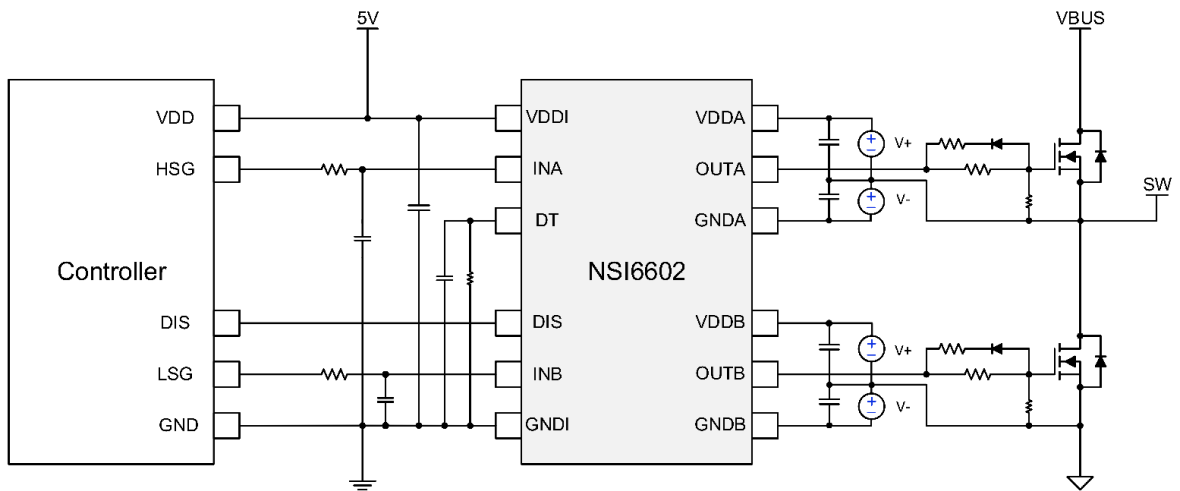
1. 典型应用电路	2
2. VDDx UVLO说明	3
3. 输入输出逻辑	4
4. DT配置说明	5
5. PCB 布局推荐	5
6. 修订历史	7

NSI66x2x应用说明

1. 典型应用电路



高边自举供电应用电路

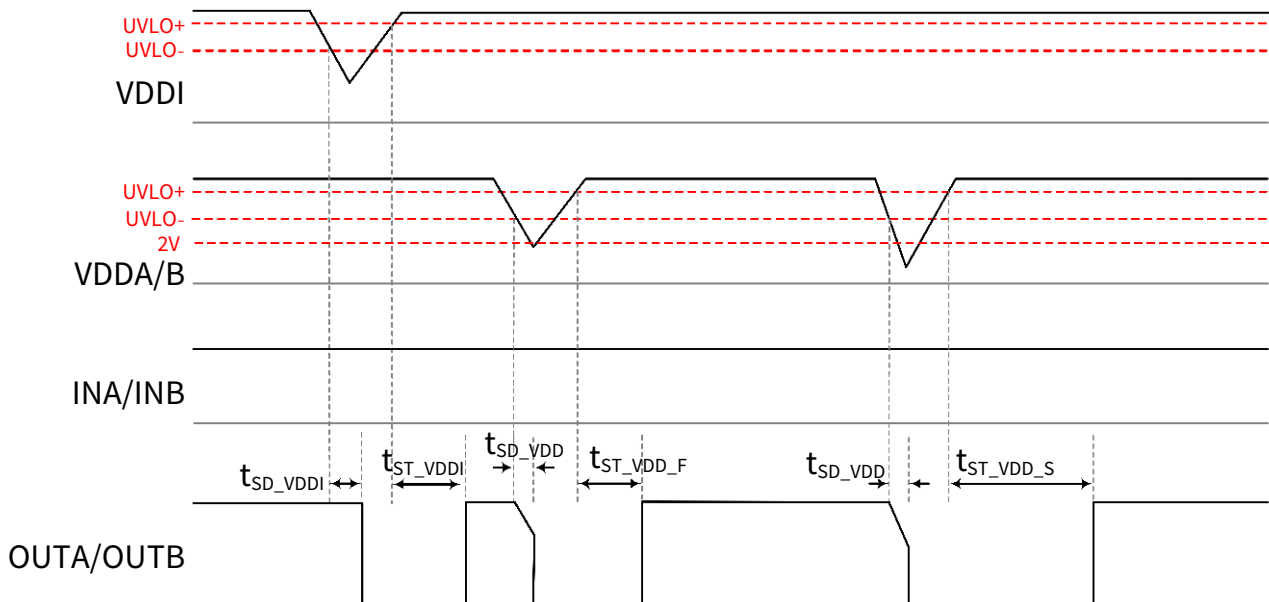


负压关断应用电路

NSI66x2x应用说明

2.VDDx UVLO说明

VDDI 推荐工作电压范围是3V~5.5V，因此适用于逻辑电平为3.3V和5V的MCU。VDDI 具有欠压保护功能，VDDI 电压大于VDDI_UVLO+时，芯片会在经过 $t_{ST_VDDI} = 8.5\mu s$ （典型值）的上电延时后开始输出；VDDI电压低于VDDI_UVLO-时，芯片会在经过 $t_{SD_VDDI} = 50ns$ （典型值）的下电延时后输出拉低。VDDA/B也具有欠压保护功能，但欠压保护后有两种恢复模式，一种是快恢复模式，掉电后恢复时间短，另一种是慢恢复模式，掉电后恢复时间长。VDDA/B电压低于VDDA/B_UVLO-时，芯片会在经过 $t_{SD_VDD} = 1\mu s$ （典型值）的下电延时后输出拉低。如果VDDA/B电压跌落到低于2V时，在VDDA/B电压恢复到VDDA/B_UVLO+时，芯片会在经过 $t_{ST_VDD_S} = 18\mu s$ （典型值）的上电延时后开始输出，属于慢恢复模式。如果欠压保护后VDDA/B电压始终高于2V，此时芯片内部逻辑电路仍在工作，在VDDA/B电压恢复到VDDA/B_UVLO+时，芯片会在经过 $t_{ST_VDD_F} = 1.2\mu s$ （典型值）的上电延时后开始输出，属于快恢复模式，该模式能够提升系统响应速度。在芯片上电过程中，VDDx 电压升斜率要求小于50V/us，下电过程对VDDx 的斜率没有要求。



NSI66x2x 上下电时序图

NSI66x2x应用说明

3.输入输出逻辑

NSI66x2x 提供了使能引脚DIS供客户配置, DIS 引脚内部存在100kΩ下拉电阻到GNDI, DIS悬空或通过外部电路接GNDI时, 芯片处于使能状态, DIS电压大于阈值电压时芯片处于非使能状态。如果DIS功能不使用, 建议直接与GNDI相连。如果DIS功能由外围电路控制, 建议在DIS引脚附近增加低ESR和ESL的滤波电容。INA/INB与DIS相似, 都属于逻辑输入引脚, 引脚内部存在100kΩ下拉电阻到GNDI, 悬空状态下输出为低电平, 也需要在引脚处增加低ESR和ESL的滤波电容, 推荐电容容值要大于220pF。NSI66x2x输入和输出逻辑如下表所示。

VDDI status	VDDA/B status	DIS	IN		OUT		NOTE ¹⁾
			A	B	A	B	
PU	PU	L or O	L	H	L	H	If Deadtime function is used, output transits to high after the deadtime expires.
PU	PU	L or O	H	L	H	L	
PU	PU	L or O	H	H	H	H	DT pin is pulled to VDDI.
PU	PU	L or O	H	H	L	L	DT is left open or programmed with R _{DT} .
PU	PU	L or O	L	L	L	L	
PU	PU	L or O	O	O	L	L	
PU	PU	H	X	X	L	L	
PU	PD	X	X	X	L	L	
PD	PU	X	X	X	L	L	

1)PD= Power Down; PU= Power Up; H= Logic High; L= Logic Low; O= Left Open; X= Irrelevant.

NSI6602x输入和输出逻辑真值表

VDDI status	VDDA/B status	DIS	IN		OUT		NOTE ¹⁾
			A	B	A	B	
PU	PU	L or O	L	H	L	H	
PU	PU	L or O	H	L	H	L	
PU	PU	L or O	H	H	H	H	
PU	PU	L or O	L	L	L	L	
PU	PU	L or O	O	O	L	L	
PU	PU	H	X	X	L	L	
PU	PD	X	X	X	L	L	
PD	PU	X	X	X	L	L	

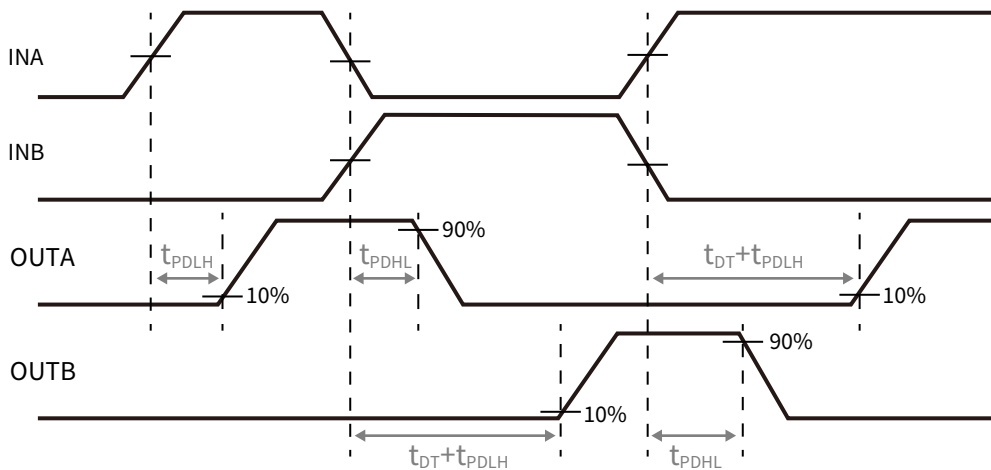
2)PD= Power Down; PU= Power Up; H= Logic High; L= Logic Low; O= Left Open; X= Irrelevant.

NSI6622x输入和输出逻辑真值表

NSI66x2x应用说明

4.DT配置说明

NSI6602x系列提供了可配置死区保护功能，以适用于不同的系统应用。DT引脚接VDDI时，芯片两个通道之间没有互锁功能，OUTA和OUTB可以同时输出高电平，在这种状态下，NSI6602x与NSI6622x完全兼容。DT悬空或者接电阻到GNDI时，芯片具有死区保护功能。DT悬空时的注入死区时间为10ns(典型值)，DT接电阻到GNDI时的死区时间为 $t_{DT} = 10 \times R_{DT} (ns)$ ，推荐的电阻值范围为1kΩ-200kΩ。DT引脚的静态电压为0.8V，因此不能将DT引脚直接与GNDI相连。为了提高DT功能的抗干扰能力，建议在DT-GNDI之间接2.2nF 电容, 电容和电阻放置位置要靠近DT引脚。NSI6602x会在INA/INB下降沿注入死区时间，INA/B的下降沿到OUTB/A的上升沿时间间隔为死区配置时间加传输延时。

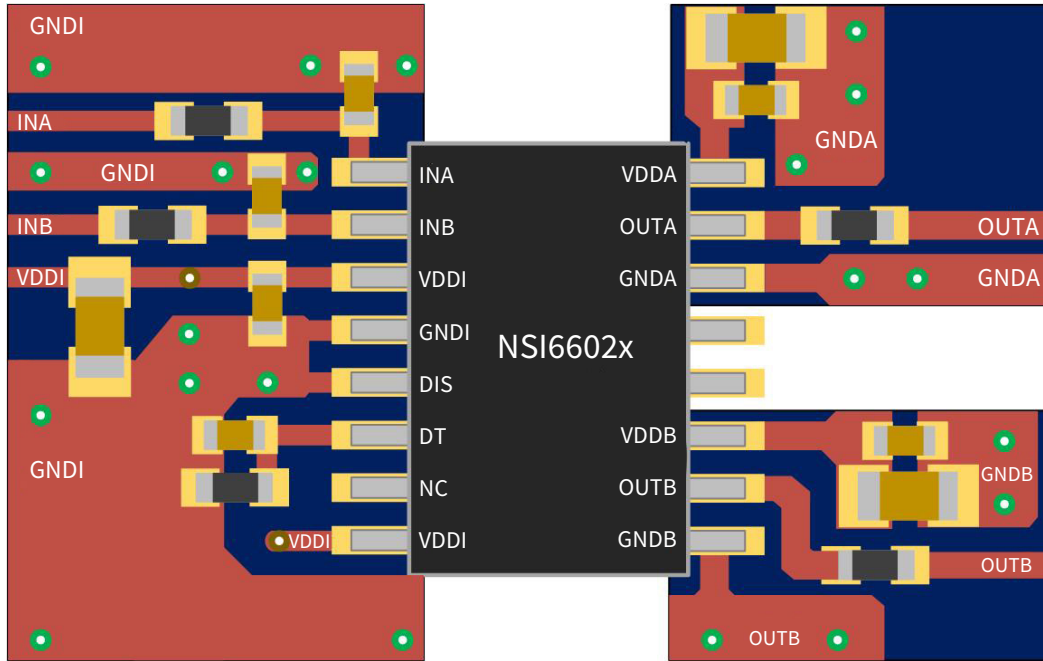


NSI6602x 死区注入逻辑

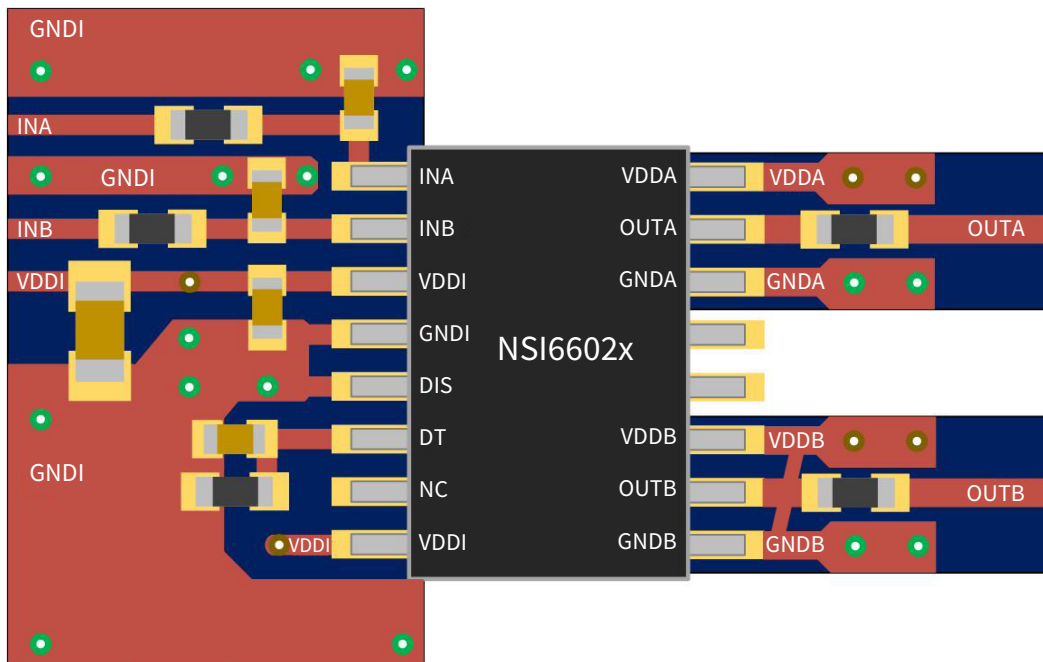
5.PCB 布局推荐

- 输入引脚INA/INB对应的电阻和滤波电容需要靠近芯片引脚。
- 芯片下方不推荐走线。
- GNDx 之间不推荐有叠层。
- DT引脚对应的电阻和滤波电容需要靠近芯片引脚。
- VDDI-GNDI之间的滤波电容推荐放置在3pin-4pin。

NSI66x2x应用说明



方案一：VDDA/B滤波电容放在正面



方案一：VDDA/B滤波电容放在背面

NSI66x2x应用说明

6.修订历史

版本	描述	作者	日期
1.0	创建	Liang Yu	2023/09/10

销售联系方式：sales@novosns.com； 获取更多信息：www.novosns.com

重要声明

本文件中提供的信息不作为任何明示或暗示的担保或授权，包括但不限于对信息准确性、完整性，产品适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的陈述或保证。

客户应对其使用纳芯微的产品和应用自行负责，并确保应用的安全性。客户认可并同意：尽管任何应用的相关信息或支持仍可能由纳芯微提供，但将在产品及其产品应用中遵守纳芯微产品相关的所有法律、法规和相关要求。

本文件中提供的资源仅供经过技术培训的开发人员使用。纳芯微保留对所提供的产品和服务进行更正、修改、增强、改进或其他更改的权利。纳芯微仅授权客户将此资源用于开发所设计的整合了纳芯微产品的相关应用，不视为纳芯微以明示或暗示的方式授予任何知识产权许可。严禁为任何其他用途使用此资源，或对此资源进行未经授权的复制或展示。如因使用此资源而产生任何索赔、损害、成本、损失和债务等，纳芯微对此不承担任何责任。

有关应用、产品、技术的进一步信息，请与纳芯微电子联系（www.novosns.com）。

苏州纳芯微电子股份有限公司版权所有